

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Максимов Алексей Борисович

Должность: директор департамента по образовательной политике

Дата подписания: 12.10.2026 17:00:48

Уникальный идентификатор:

8db180d1a3f02ac9e60521a5672742735c18b1d6

**МИНИСТЕРСТВО НАУКИ И ВЫСШЕГО ОБРАЗОВАНИЯ
РОССИЙСКОЙ ФЕДЕРАЦИИ**

**Федеральное государственное автономное образовательное учреждение
высшего образования**

«МОСКОВСКИЙ ПОЛИТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ»

УТВЕРЖДАЮ

Декан факультета

«Информационных технологий»



 / Д.Г. Демидов /

« 26 » февраль 2026 г.

**РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ
Цифровая схемотехника**

Направление подготовки

09.03.01 Информатика и вычислительная техника

Профиль подготовки (образовательная программа)

«Программирование электронных устройств и систем»

Год начала обучения:

2026

Квалификация (степень) выпускника

Бакалавр

Форма обучения

Очная

Москва – 2026

Рабочая программа составлена на основе ФГОС ВО и учебного плана Московского политехнического университета по направлению (специальности) 09.03.01 Информатики и вычислительная техника, по профилю подготовки Программирование электронных устройств и систем.

Разработчик(и):

к. ф.-м. н., доцент кафедры



/ Т.Т. Идиатуллов /

Согласовано:

Заведующий кафедрой
«СМАРТ-технологии»,
к.т.н., доцент



/ Е.В. Петрунина /

Содержание

1. Цели, задачи и планируемые результаты обучения по дисциплине
2. Место дисциплины в структуре образовательной программы
3. Структура и содержание дисциплины
 - 3.1 Виды учебной работы и трудоемкость
 - 3.2 Тематический план изучения дисциплины (по формам обучения)
 - 3.3 Содержание дисциплины
 - 3.4 Тематика семинарских/практических и лабораторных занятий
 - 3.5 Тематика вопросов для самостоятельного изучения
4. Учебно-методическое и информационное обеспечение
 - 4.1 Нормативные документы и ГОСТы
 - 4.2. Основная литература
 - 4.3 Дополнительная литература
 - 4.4 Электронные образовательные ресурсы
 - 4.5 Лицензионное и свободно распространяемое программное обеспечение
 - 4.6 Современные профессиональные базы данных и информационные справочные системы
- 5 Материально-техническое обеспечение
- 6 Методические рекомендации
 - 6.1 Методические рекомендации для преподавателя по организации обучения
 - 6.2 Методические указания для обучающихся по освоению дисциплины
 - 6.3 Средства адаптации преподавания дисциплины к потребностям обучающихся инвалидов и лиц с ограниченными возможностями здоровья
- 7 Фонд оценочных средств
 - 7.1 Методы контроля и оценивания результатов обучения
 - 7.2 Шкала и критерии оценивания результатов обучения
- Приложение 1
- Приложение 2

1 Цели, задачи и планируемые результаты обучения по дисциплине

К основным целям освоения дисциплины «Цифровая схемотехника» следует отнести:

- формирование у обучающихся системного представления о принципах построения и функционирования цифровых устройств и систем;
- ознакомление обучающихся с методами анализа и синтеза комбинационных и последовательностных логических устройств;
- формирование навыков проектирования, моделирования и отладки цифровых схем, в том числе с применением программируемых логических интегральных схем и языков описания аппаратуры, для решения задач разработки программного обеспечения и информационных систем умных пространств.

К основным задачам освоения дисциплины «Цифровая схемотехника» следует отнести:

- изучение систем счисления, способов кодирования информации и основ алгебры логики;
- изучение методов минимизации и синтеза комбинационных логических устройств: шифраторов, дешифраторов, мультиплексоров, сумматоров, компараторов;
- изучение принципов построения и работы последовательностных устройств: триггеров, регистров, счетчиков;
- изучение архитектуры запоминающих устройств и программируемых логических интегральных схем (ПЛИС);
- изучение основ описания и синтеза цифровых устройств на языках описания аппаратуры (HDL);
- приобретение навыков проектирования, моделирования и экспериментального исследования цифровых узлов и устройств;
- приобретение навыков разработки, отладки и защиты законченного проекта цифрового устройства.

Обучение по дисциплине «Цифровая схемотехника» направлено на формирование у обучающихся следующих компетенций:

Код и наименование компетенций	Индикаторы достижения компетенции
ПК-3. Способен разрабатывать и	ИПК-3.1. Знает принципы построения и функционирования цифровых и

отлаживать программное обеспечение микропроцессорных систем и цифровых устройств	микропроцессорных устройств, методы синтеза логических схем ИПК-3.2. Умеет проектировать и моделировать цифровые устройства с применением современных инструментальных средств, в том числе языков описания аппаратуры ИПК-3.3. Имеет навыки отладки, экспериментального исследования и тестирования цифровых устройств и систем
--	---

2 Место дисциплины в структуре образовательной программы

Дисциплина «Цифровая схемотехника» относится к числу профессиональных учебных дисциплин базового цикла (Б1.2) части, формируемой участниками образовательных отношений основной образовательной программы бакалавриата по направлению подготовки 09.03.01 «Информатика и вычислительная техника», профиль «Программирование электронных устройств и систем».

Изучение дисциплины опирается на знания, умения и навыки, приобретенные в предшествующих дисциплинах: «Физические основы электроники», «Языки программирования», «Информатика».

Дисциплина обеспечивает изучение дисциплин «Программирование микроконтроллеров», «Промышленная автоматизация и интернет вещей», а также выполнение курсовых работ и выпускной квалификационной работы.

3 Структура и содержание дисциплины

Общая трудоемкость дисциплины составляет 3 зачетные единицы, т.е. 108 академических часов, из них аудиторных — 54 часа, самостоятельная работа обучающихся — 54 часа. Дисциплина изучается в течение двух семестров. Форма промежуточной аттестации — дифференцированный зачет в 4 семестре.

3.1 Виды учебной работы и трудоемкость

(по очной форме обучения)

№ п/п	Вид учебной работы	Количество часов	Семестр 3	Семестр 4
----------	--------------------	---------------------	--------------	-----------

1	Аудиторные занятия	54	24	30
	В том числе:			
1.1	Лекции	18	8	10
1.2	Семинарские/практические занятия	-	-	-
1.3	Лабораторные занятия	36	16	20
2	Самостоятельная работа	54	24	30
3	Промежуточная аттестация	дифференцированный зачет	—	дифференцированный зачет
	Итого:	108	48	60

3.2 Тематический план изучения дисциплины

(по очной форме обучения)

3.2.1 Тематический план (3 семестр)

№ п/п	Разделы/темы дисциплины	Всего, час.	Лекции	Лабораторные занятия	Самостоятельн работа
1	Тема 1. Основы цифровой схемотехники. Системы счисления и коды	12	2	4	6
2	Тема 2. Алгебра логики и минимизация логических функций	12	2	4	6
3	Тема 3. Комбинационные логические устройства: шифраторы, дешифраторы, мультиплексоры	12	2	4	6
4	Тема 4. Арифметические устройства цифровой схемотехники: сумматоры, компараторы	12	2	4	6
	Итого	48	8	16	24

3.2.2 Тематический план (4 семестр)

№ п/п	Разделы/темы дисциплины	Всего, час.	Лекции	Лабораторные занятия	Самостоятельн работа
5	Тема 5. Триггеры и элементы памяти	12	2	4	6
6	Тема 6. Регистры и счетчики	12	2	4	6

7	Тема 7. Запоминающие устройства и программируемые логические интегральные схемы (ПЛИС)	12	2	4	6
8	Тема 8. Проектирование цифровых устройств на языках описания аппаратуры (HDL) и синтез схем	12	2	4	6
9	Тема 9. Комплексное проектирование цифрового устройства: от технического задания до макета	12	2	4	6
	Итого	60	10	20	30

3.3 Содержание дисциплины

3.3.1 Содержание лекционных занятий (18 часов)

Тема 1. Основы цифровой схемотехники. Системы счисления и коды (2 ч)

Предмет и задачи цифровой схемотехники, место дисциплины в подготовке разработчика электронных устройств и систем умных пространств. Позиционные системы счисления: двоичная, восьмеричная, шестнадцатеричная, правила перевода чисел между системами счисления. Формы представления чисел со знаком: прямой, обратный и дополнительный коды. Двоично-десятичное кодирование (BCD). Помехоустойчивое кодирование: код Грея, контроль по четности. Классификация цифровых устройств: комбинационные и последовательностные схемы.

Тема 2. Алгебра логики и минимизация логических функций (2 ч)

Основные понятия алгебры логики: логические переменные, функции, базовые операции (И, ИЛИ, НЕ) и их свойства. Формы представления логических функций: таблицы истинности, совершенные дизъюнктивная и конъюнктивная нормальные формы. Функционально полные системы логических элементов, элементы И-НЕ и ИЛИ-НЕ. Методы минимизации логических функций: алгебраические преобразования, карты Карно, метод Квайна — Мак-Класки. Понятие о рисках сбоя в комбинационных схемах.

Тема 3. Комбинационные логические устройства: шифраторы, дешифраторы, мультиплексоры (2 ч)

Общие принципы построения комбинационных устройств. Дешифраторы: назначение, схемы построения, каскадирование дешифраторов для увеличения разрядности. Шифраторы и приоритетные шифраторы. Мультиплексоры и демультиплексоры: назначение, построение на их основе произвольных логических функций. Применение комбинационных устройств в схемах управления и адресации в системах умных пространств.

Тема 4. Арифметические устройства цифровой схемотехники: сумматоры, компараторы (2 ч)

Полусумматор и полный одноразрядный сумматор: таблицы истинности, схемы построения. Многоразрядные сумматоры с последовательным и параллельным переносом. Вычитание чисел с использованием дополнительного кода. Цифровые компараторы: одноразрядные и многоразрядные схемы сравнения чисел. Понятие арифметико-логического устройства и его роль в структуре микропроцессорных систем.

Тема 5. Триггеры и элементы памяти (2 ч)

Понятие последовательностного устройства, отличие от комбинационных схем. Асинхронный RS-триггер: таблица переходов, схема на элементах И-НЕ/ИЛИ-НЕ. Синхронные триггеры: D-триггер, JK-триггер, T-триггер, их таблицы переходов и области применения. Статические и динамические триггеры, понятие тактового сигнала и фронта синхронизации. Простейшие схемы памяти на основе триггеров.

Тема 6. Регистры и счетчики (2 ч)

Регистры хранения и регистры сдвига: параллельная и последовательная запись и считывание информации. Реверсивные регистры сдвига, применение для последовательно-параллельного преобразования данных. Классификация счетчиков: суммирующие, вычитающие, реверсивные; счетчики с произвольным модулем счета. Синхронные и асинхронные счетчики, оценка их быстродействия. Применение регистров и счетчиков в схемах управления и синхронизации.

Тема 7. Запоминающие устройства и программируемые логические интегральные схемы (ПЛИС) (2 ч)

Классификация запоминающих устройств: постоянные (ROM), перепрограммируемые (EPROM, EEPROM, Flash) и оперативные (SRAM, DRAM) запоминающие устройства, их основные характеристики. Принципы организации памяти, адресация ячеек. Программируемые логические

интегральные схемы (ПЛИС): архитектура CPLD и FPGA, программируемые логические блоки и матрицы соединений. Средства проектирования и программирования ПЛИС, этапы разработки проекта.

Тема 8. Проектирование цифровых устройств на языках описания аппаратуры (HDL) и синтез схем (2 ч)

Назначение и возможности языков описания аппаратуры (Verilog, VHDL). Уровни описания цифровых устройств: поведенческий, потоковый, структурный. Описание комбинационных и последовательностных устройств средствами HDL. Процесс синтеза схемы по HDL-описанию, функциональное и временное моделирование проекта. Особенности проектирования цифровых устройств для встраиваемых систем и систем умных пространств.

Тема 9. Комплексное проектирование цифрового устройства: от технического задания до макета (2 ч)

Этапы разработки цифрового устройства: формирование технического задания, разработка структурной и функциональной схемы, выбор элементной базы. Разработка принципиальной схемы устройства и ее моделирование. Изготовление и отладка макета устройства, методы поиска и устранения неисправностей в цифровых схемах. Оформление технической документации на разработанное устройство, подготовка к защите проекта.

3.3.2 Содержание лабораторных занятий (36 часов)

Лабораторная работа № 1. Перевод чисел между системами счисления, работа с кодами (4 ч)

Перевод чисел из десятичной системы счисления в двоичную, восьмеричную и шестнадцатеричную и обратно. Представление отрицательных чисел в прямом, обратном и дополнительном кодах. Кодирование и декодирование чисел в коде Грея. Выполнение арифметических операций в различных системах счисления.

Лабораторная работа № 2. Минимизация логических функций методом карт Карно, синтез комбинационной схемы (4 ч)

Составление таблицы истинности заданной логической функции. Минимизация функции с помощью карт Карно. Построение принципиальной схемы комбинационного устройства на основе минимизированного выражения с использованием базовых логических элементов.

Лабораторная работа № 3. Проектирование и моделирование дешифратора и мультиплексора (4 ч)

Разработка схемы дешифратора заданной разрядности, каскадирование дешифраторов для увеличения числа входов. Проектирование схемы мультиплексора и реализация произвольной логической функции на его основе. Моделирование разработанных схем в среде схемотехнического моделирования.

Лабораторная работа № 4. Проектирование сумматора и компаратора, анализ временных характеристик (4 ч)

Разработка схемы многоразрядного сумматора с последовательным переносом. Проектирование схемы цифрового компаратора для сравнения многоразрядных чисел. Анализ временных задержек распространения сигнала в разработанных схемах.

Лабораторная работа № 5. Исследование работы триггеров различных типов (4 ч)

Сборка и исследование временных диаграмм работы RS-, D-, JK- и T-триггеров в среде моделирования. Построение таблиц переходов на основе полученных временных диаграмм. Сравнительный анализ областей применения различных типов триггеров.

Лабораторная работа № 6. Проектирование регистра сдвига и синхронного счетчика (4 ч)

Разработка схемы реверсивного регистра сдвига на основе синхронных триггеров. Проектирование синхронного счетчика с заданным модулем счета. Моделирование работы разработанных устройств и анализ временных диаграмм.

Лабораторная работа № 7. Работа с запоминающими устройствами и программирование ПЛИС (4 ч)

Изучение организации адресного пространства запоминающего устройства на условном примере. Разработка простого проекта на ПЛИС в среде проектирования: описание модуля, компиляция, функциональное моделирование.

Лабораторная работа № 8. Разработка цифрового устройства на языке описания аппаратуры (4 ч)

Описание заданного комбинационного и последовательностного устройства на языке описания аппаратуры (Verilog/VHDL). Проведение функционального и временного моделирования полученного описания, анализ результатов синтеза.

Лабораторная работа № 9. Комплексный проект: разработка, моделирование и защита цифрового устройства (4 ч)

Выполнение комплексного проекта по разработке цифрового устройства согласно индивидуальному техническому заданию: разработка структурной и принципиальной схемы, моделирование, отладка макета. Оформление отчета и защита результатов проекта.

3.3.3 Содержание самостоятельной работы обучающихся (54 часа)

Самостоятельная работа обучающихся включает следующие виды деятельности:

- проработка конспектов лекций и изучение разделов дисциплины, вынесенных на самостоятельное изучение, по рекомендованной литературе и электронным образовательным ресурсам;
- изучение технической документации (даташитов) на цифровые интегральные микросхемы и программируемые логические интегральные схемы;
- подготовка к выполнению и защите практических работ, оформление отчетов;
- выполнение расчетно-графических заданий по анализу и синтезу комбинационных и последовательностных устройств;
- подготовка обзора (реферата) по современным программируемым логическим интегральным схемам и средствам их проектирования;
- выполнение индивидуального задания по разработке цифрового устройства, включая его моделирование и отладку;
- подготовка к тестированию и к дифференцированному зачету.

4 Учебно-методическое и информационное обеспечение

4.1 Нормативные документы и ГОСТы

1. Федеральный закон от 29.12.2012 № 273-ФЗ «Об образовании в Российской Федерации».
2. Приказ Минобрнауки России от 19.09.2017 № 929 (ред. от 08.02.2021) «Об утверждении федерального государственного образовательного стандарта высшего образования — бакалавриат по направлению подготовки 09.03.01 Информатика и вычислительная техника» (Зарегистрировано в Минюсте России 10 октября 2017 г. № 48489).

3. Академический учебный план. Направление подготовки: 09.03.01 Информатика и вычислительная техника. Профиль: Программирование электронных устройств и систем. Форма обучения: очная.
4. Положение о проведении текущего контроля успеваемости и промежуточной аттестации обучающихся федерального государственного автономного образовательного учреждения высшего образования «Московский политехнический университет» (утверждено приказом Московского Политеха от 01.12.2022 № 1375ОД).
5. ГОСТ 2.702-2011 ЕСКД. Правила выполнения электрических схем.
6. ГОСТ 2.743-91 ЕСКД. Обозначения условные графические в схемах. Элементы цифровой техники.
7. ГОСТ Р 52002-2003. Электротехника. Термины и определения основных понятий.

4.2. Основная литература

1. Угрюмов, Е. П. Цифровая схемотехника : учебное пособие / Е. П. Угрюмов. — Санкт-Петербург : БХВ-Петербург, 2010. — 816 с.
2. Токхейм, Р. Основы цифровой электроники / Р. Токхейм. — Москва : Мир, 1988. — 392 с.
3. Букреев, И. Н. Микроэлектронные схемы цифровых устройств / И. Н. Букреев, В. Н. Мансуров, В. И. Горячев. — Москва : Радио и связь, 1990. — 416 с.
4. Соломенцев, В. В. Проектирование цифровых устройств на программируемых логических интегральных схемах : учебное пособие / В. В. Соломенцев. — Москва : Горячая линия — Телеком, 2013. — 236 с.

4.3 Дополнительная литература

1. Рафикузаман, М. Проектирование микропроцессорных систем / М. Рафикузаман. — Москва : Мир, 1990. — 543 с.
2. Зотов, В. Ю. Проектирование цифровых устройств на основе ПЛИС фирмы Xilinx в САПР WebPACK ISE / В. Ю. Зотов. — Москва : Горячая линия — Телеком, 2003. — 624 с.
3. Хоровиц, П. Искусство схемотехники / П. Хоровиц, У. Хилл. — Москва : БИНОМ, 2014. — 704 с.
4. Бибило, П. Н. Основы языка VHDL / П. Н. Бибило. — Москва : СОЛОН-Пресс, 2007. — 328 с.

4.4 Электронные образовательные ресурсы

1. Курс в ЛМС Московского политехнического университета. — <https://lms.mospolytech.ru/>
2. Электронно-библиотечная система «Лань». — <https://e.lanbook.com/>
3. Электронно-библиотечная система «Юрайт». — <https://urait.ru/>
4. Документация и учебные материалы по проектированию на ПЛИС фирмы Intel (Altera). — <https://www.intel.com/>
5. Документация среды проектирования Xilinx Vivado. — <https://www.xilinx.com/>
6. Федеральный информационный фонд стандартов. — <https://www.rst.gov.ru/>

4.5 Лицензионное и свободно распространяемое программное обеспечение

1. Операционная система Windows 10 (или выше) — Microsoft Open License.
2. Офисные приложения Microsoft Office 2016 (или выше) — Microsoft Open License.
3. Система схемотехнического моделирования цифровых устройств (например, Multisim либо отечественный аналог) — по лицензии для образовательных организаций.
4. Среда проектирования и программирования ПЛИС Intel Quartus Prime Lite Edition — свободно распространяемое ПО.
5. Среда моделирования HDL-описаний ModelSim/QuartaSim (учебная версия) или отечественный аналог.

4.6 Современные профессиональные базы данных и информационные справочные системы

1. Информационная система «Техэксперт»: нормативно-техническая документация. — <https://cntd.ru/>
2. Электронный фонд правовой и нормативно-технической документации. — <https://docs.cntd.ru/>

5 Материально-техническое обеспечение

Для проведения всех видов занятий необходимо презентационное оборудование (мультимедийный проектор, компьютер, экран) — 1 комплект.

Для проведения практических занятий необходимо наличие компьютерного класса, оборудованного современной вычислительной

техникой из расчета одно рабочее место на одного обучающегося с доступом в сеть Интернет, а также следующего оборудования:

- лабораторные стенды или отладочные платы с программируемыми логическими интегральными схемами (ПЛИС);
- источники питания, функциональные генераторы и цифровые осциллографы для исследования цифровых схем;
- наборы цифровых интегральных микросхем и макетные платы для сборки экспериментальных схем;
- программаторы для загрузки конфигураций в программируемые логические интегральные схемы;
- программное обеспечение для схемотехнического моделирования и проектирования на языках описания аппаратуры.

6 Методические рекомендации

6.1 Методические рекомендации для преподавателя по организации обучения

При подготовке к занятиям следует предварительно проработать материал занятия, предусмотрев его подачу точно в отведенное для этого время занятия. Следует подготовить необходимые материалы — нормативные документы, примеры принципиальных схем и технической документации на реальные цифровые устройства, задания для практических занятий.

Практические занятия целесообразно выстраивать по принципу постепенного усложнения: от анализа простых логических функций и комбинационных схем к синтезу последовательностных устройств, а далее — к проектированию цифровых устройств на программируемых логических интегральных схемах с применением языков описания аппаратуры.

При проведении занятий рекомендуется использовать разбор реальных схемотехнических решений и примеров цифровых устройств, применяемых в системах умных пространств, чтобы обучающиеся видели практическую значимость изучаемого материала.

При проверке работ и отчетов следует учитывать не только формальное соответствие оформления, но и корректность синтеза и моделирования разработанных схем, а также способность обучающегося обосновать принятые проектные решения.

6.2 Методические указания для обучающихся по освоению дисциплины

Изучение дисциплины осуществляется в строгом соответствии с целевой установкой в тесной взаимосвязи с учебным планом. Основой теоретической подготовки обучающихся являются лекции.

В процессе самостоятельной работы обучающиеся закрепляют и углубляют знания, полученные во время аудиторных занятий, дорабатывают конспекты лекций, изучают техническую документацию на цифровые интегральные микросхемы и программируемые логические интегральные схемы, готовятся к защите практических работ и к дифференцированному зачету, а также самостоятельно изучают отдельные темы учебной программы.

Особое внимание при подготовке следует уделять приобретению практических навыков синтеза логических схем и работы со средствами схемотехнического и HDL-моделирования. Рекомендуется регулярно анализировать примеры готовых схемотехнических решений с точки зрения изученных принципов построения цифровых устройств.

6.3 Средства адаптации преподавания дисциплины к потребностям обучающихся инвалидов и лиц с ограниченными возможностями здоровья

При необходимости для обучающихся инвалидов и лиц с ограниченными возможностями здоровья с учетом их индивидуальных потребностей и по личному заявлению обеспечивается: предоставление учебных материалов в доступных форматах, использование при необходимости специализированных технических средств обучения, увеличение продолжительности выполнения практических и контрольных работ, выбор мест прохождения практики и проведения занятий с учетом состояния здоровья обучающегося, а также иные условия, предусмотренные локальными нормативными актами университета.

7 Фонд оценочных средств

7.1 Методы контроля и оценивания результатов обучения

В процессе обучения используются следующие оценочные формы самостоятельной работы обучающихся, оценочные средства текущего контроля успеваемости и промежуточной аттестации:

- подготовка к решению прикладных задач;
- выполнение и защита практических работ, оформление отчетов;
- выполнение расчетно-графических заданий и их защита;
- выполнение индивидуального задания по разработке цифрового устройства;

- подготовка обзора (реферата) по современным средствам проектирования цифровых устройств;
- тест;
- дифференцированный зачет.

7.2 Шкала и критерии оценивания результатов обучения

Показателем оценивания компетенций на различных этапах их формирования является достижение обучающимися планируемых результатов обучения по дисциплине (модулю).

ПК-3. Способен разрабатывать и отлаживать программное обеспечение микропроцессорных систем и цифровых устройств

Показатель	2	3	4	5
знать: системы счисления, алгебру логики, принципы построения комбинационных и последовательностных устройств, архитектуру ПЛИС и основы HDL	Обучающийся демонстрирует полное соответствие или недостаточное соответствие указанным знаниям	Обучающийся демонстрирует неполное соответствие знаний, освещена основная, наиболее важная часть материала, допущена одна значительная ошибка или неточность	Обучающийся демонстрирует частичное соответствие указанных знаний, допускаются 2–3 незначительные ошибки и неточности	Обучающийся демонстрирует полное соответствие указанных знаний, свободно оперирует материалом дисциплины
уметь: синтезировать и минимизировать логические функции, проектировать и моделировать цифровые устройства, в том числе на языках описания аппаратуры	Обучающийся не умеет или в недостаточной степени умеет выполнять указанные действия	Обучающийся демонстрирует неполное соответствие указанных умений, испытывает значительные затруднения при переносе умений на новые ситуации	Обучающийся демонстрирует частичное соответствие указанных умений, допускает незначительные ошибки и неточности	Обучающийся демонстрирует полное соответствие указанных умений, уверенно применяет их в нестандартных ситуациях
владеть: навыками отладки, экспериментального исследования и тестирования цифровых устройств,	Обучающийся не владеет или в недостаточной степени владеет указанными навыками	Обучающийся владеет указанными навыками, но допускаются значительные	Обучающийся владеет указанными навыками, допускаются незначительные	Обучающийся в полном объеме владеет указанными навыками, свободно

оформления технической документации		ошибки, проявляется недостаточность навыков по ряду показателей	ошибки затруднения при практических операциях	и оперирует приобретенными знаниями
---	--	---	--	---

Шкалы оценивания результатов промежуточной аттестации и их описание:

Форма промежуточной аттестации: дифференцированный зачет.

Промежуточная аттестация обучающихся в форме дифференцированного зачета проводится по результатам выполнения всех видов учебной работы, предусмотренных учебным планом по данной дисциплине (модулю), при этом учитываются результаты текущего контроля успеваемости в течение семестра. Оценка степени достижения обучающимися планируемых результатов обучения по дисциплине (модулю) проводится преподавателем, ведущим занятия по дисциплине (модулю), методом экспертной оценки. По итогам промежуточной аттестации по дисциплине (модулю) выставляется оценка «отлично», «хорошо», «удовлетворительно» или «неудовлетворительно».

Шкала оценивания	Описание
отлично	Выполнены все виды учебной работы, предусмотренные учебным планом. Обучающийся демонстрирует соответствие знаний, умений, навыков приведенным в таблицах показателей, свободно оперирует приобретенными знаниями, умениями и навыками, применяет их в ситуациях повышенной сложности. Все практические работы и индивидуальное задание выполнены и защищены. Присутствовал более чем на $\frac{3}{4}$ занятий по дисциплине.
хорошо	Выполнены все виды учебной работы, предусмотренные учебным планом. Обучающийся демонстрирует неполное, но правильное соответствие знаний, умений, навыков приведенным в таблицах показателей, либо при этом были допущены 2–3 незначительные ошибки. Присутствовал более чем на $\frac{3}{4}$ занятий по дисциплине.
удовлетворительно	Выполнены все виды учебной работы, предусмотренные учебным планом. Обучающийся демонстрирует соответствие знаний, в котором

	освещена основная, наиболее важная часть материала, но при этом допущена одна значительная ошибка или неточность. Присутствовал более чем на $\frac{1}{2}$ занятий по дисциплине.
неудовлетворительно	Не выполнен один или более видов учебной работы, предусмотренных учебным планом. Обучающийся демонстрирует неполное соответствие знаний, умений, навыков приведенным в таблицах показателей, допускаются значительные ошибки, проявляется отсутствие знаний, умений, навыков по ряду показателей, обучающийся испытывает значительные затруднения при оперировании знаниями и умениями при их переносе на новые ситуации.

7.3 Оценочные средства

7.3.1 Список вопросов для дифференцированного зачета

1. Позиционные системы счисления и правила перевода чисел между ними.
2. Формы представления чисел со знаком: прямой, обратный и дополнительный коды.
3. Двоично-десятичное кодирование и помехоустойчивое кодирование (код Грея).
4. Основные понятия и операции алгебры логики. Функционально полные системы логических элементов.
5. Формы представления логических функций: таблицы истинности, СДНФ, СКНФ.
6. Методы минимизации логических функций: карты Карно, метод Квайна — Мак-Класки.
7. Общие принципы построения комбинационных устройств.
8. Дешифраторы: назначение, схемы построения, каскадирование.
9. Шифраторы и приоритетные шифраторы.
10. Мультиплексоры и демультиплексоры: назначение и применение.
11. Полусумматор и полный одноразрядный сумматор: построение и принцип работы.
12. Многоразрядные сумматоры с последовательным и параллельным переносом.
13. Цифровые компараторы: построение и принцип работы.

14. Асинхронный RS-триггер: таблица переходов, схема построения.
15. Синхронные триггеры: D-триггер, JK-триггер, T-триггер.
16. Понятие тактового сигнала и синхронизации в цифровых устройствах.
17. Регистры хранения и регистры сдвига: параллельная и последовательная запись.
18. Классификация счетчиков: суммирующие, вычитающие, реверсивные.
19. Синхронные и асинхронные счетчики: сравнительный анализ.
20. Классификация запоминающих устройств: ROM, EPROM, EEPROM, Flash, SRAM, DRAM.
21. Принципы организации памяти и адресации ячеек.
22. Архитектура программируемых логических интегральных схем: CPLD и FPGA.
23. Этапы разработки проекта на программируемых логических интегральных схемах.
24. Уровни описания цифровых устройств на языках описания аппаратуры.
25. Описание комбинационных и последовательностных устройств средствами HDL.
26. Функциональное и временное моделирование HDL-проекта.
27. Этапы разработки цифрового устройства: от технического задания до макета.
28. Методы поиска и устранения неисправностей в цифровых схемах.
29. Особенности проектирования цифровых устройств для встраиваемых систем умных пространств.

7.3.2 Примерные темы индивидуальных заданий и обзоров

- Разработка и моделирование комбинационного устройства управления освещением умного помещения.
- Проектирование цифрового термометра-компаратора на основе программируемой логической интегральной схемы.
- Разработка синхронного счетчика событий для системы охранной сигнализации умного дома.
- Проектирование и моделирование контроллера доступа на основе регистров и дешифраторов.
- Разработка на языке описания аппаратуры модуля обработки сигналов датчика умного пространства.

- Сравнительный анализ архитектур CPLD и FPGA для задач встраиваемых систем.
- Проектирование запоминающего устройства для хранения конфигурации умного устройства.
- Разработка и отладка макета цифрового устройства управления бытовым прибором.
- Исследование методов минимизации логических функций на примере схемы управления умным освещением.
- Проектирование арифметико-логического модуля для обработки данных с датчиков.